

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 6月 5日

出 願 番 号

Application Number:

特願2001-169010

出 願 人

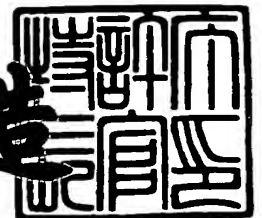
Applicant(s):

富士通株式会社

2001年 8月17日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3072786

【書類名】 特許願

【整理番号】 0041255

【提出日】 平成13年 6月 5日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/118

【発明の名称】 ダミーパターン発生工程とLCR抽出工程とを有するLSI設計方法及びそれを行うコンピュータプログラム

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 大庭 久芳

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 渡邊 淳

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100094525

【弁理士】

【氏名又は名称】 土井 健二

【代理人】

【識別番号】 100094514

【弁理士】

【氏名又は名称】 林 恒▲徳▼

【手数料の表示】

【予納台帳番号】 041380

特 2 0 0 1 - 1 6 9 0 1 0

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704944

【プルーフの要否】 要

【書類名】

明細書

【発明の名称】 ダミーパターン発生工程と L C R 抽出工程とを有する L S I 設計方法及びそれを行うコンピュータプログラム

【特許請求の範囲】

【請求項 1】 接続配線層内の配線パターンの形成を含む L S I の設計方法において、

複数のセルとそれらの接続とを含む論理データから、接続配線層内の配線パターンを形成するレイアウト工程と、

一方向に延び且つ隣接する前記配線パターン間に、当該隣接配線パターンに垂直な方向に連続する導電性ダミーパターンを、当該隣接する配線パターンから第 1 の距離を隔てて挿入するダミーパターン生成工程と、
前記ダミーパターンが生成された前記隣接する配線パターン間の容量値を、前記第 1 の距離に応じた容量値として抽出する容量抽出工程とを有することを特徴とする L S I 設計方法。

【請求項 2】 請求項 1 において、

前記ダミーパターン生成工程において、
前記接続配線層内の全面にダミーパターンを発生し、その後、配線パターンから第 1 の距離以内の領域に存在するダミーパターンを除去する工程を有することを特徴とする L S I 設計方法。

【請求項 3】 請求項 1 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、
前記ダミーパターン発生工程において、前記第 1 の距離が、前記第 2 の領域における最小距離に対応する値に選ばれていることを特徴とする L S I 設計方法。

【請求項 4】 請求項 1 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、第 1 の距離が、前記第 1 領域内における所定の距離に対応する値に選ばれていることを特徴とする L S I 設計方法。

【請求項 5】請求項 1 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、前記第 1 の距離が、第 2 の領域における最小距離及び前記第 1 領域内における所定の距離に対応する値に選ばれ、前記容量抽出工程において、前記配線パターンとダミーパターンとの距離が前記最小距離に対応する値に選ばれている場合は、当該最小距離に対応した第 1 の容量値が、前記配線パターンとダミーパターンとの距離が前記所定の距離に対応する値に選ばれている場合は、当該所定の距離に対応した第 2 の容量値が、それぞれ抽出されることを特徴とする L S I 設計方法。

【請求項 6】接続配線層内の配線パターンの形成を含む L S I の設計工程をコンピュータに実行させるコンピュータプログラムにおいて、

複数のセルとそれらの接続とを含む論理データから、接続配線層内の配線パターンを形成するレイアウト工程と、

一方向に延び且つ隣接する前記配線パターン間に、当該隣接配線パターンに垂直な方向に連続する導電性ダミーパターンを、当該隣接する配線パターンから第 1 の距離を隔てて挿入するダミーパターン生成工程と、

前記ダミーパターンが生成された前記隣接する配線パターン間の容量値を、前記第 1 の距離に応じた容量値として抽出する容量抽出工程とをコンピュータに実行させることを特徴とする L S I 設計のコンピュータプログラム。

【請求項 7】接続配線層内に形成された複数の配線パターンと、

一方向に延び且つ隣接する前記配線パターン間に、当該隣接配線パターンに垂直な方向に連続し、且つ当該隣接する配線パターンから第 1 の距離を隔てて挿入された導電性ダミーパターンと、

を有することを特徴とする半導体装置。

【請求項 8】請求項 7 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、前記第 1 の領域より変動が少ない第 2 の領域とを有し、

前記第 1 の距離が、前記第 2 の領域における最小距離に対応する値であることを特徴とする半導体装置。

【請求項 9】請求項 7 において、

隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、前記第 1 の領域より変動が少ない第 2 の領域とを有し、

前記第 1 の距離が、前記第 1 の領域内における所定の距離に対応する値であることを特徴とする半導体装置。

【請求項 10】請求項 7 において、

隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、前記第 1 の領域より変動が少ない第 2 の領域とを有し、

前記複数の導電性ダミーパターンは、

前記第 1 の距離が前記第 2 の領域における最小距離に対応する値である第 1 の導電性ダミーパターンと、

前記第 1 の距離が前記第 1 の領域内における所定の距離に対応する値である第 2 の導電性ダミーパターンと、

を含むことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体集積回路（以下 L S I ）の設計工程における接続配線間のダミーパターン発生と L C R 抽出方法及びそれをコンピュータに実行させるコンピュータプログラムに関し、特に、配線層のパターン疎密度を少なくし L C R 抽出工程を簡単にすることができる L S I 設計方法及びそのコンピュータプログラムに関する。

【0002】

【従来の技術】

LSIの設計工程は、通常コンピュータのCAD上で行われる。LSIの設計工程は、論理ゲートを接続して論理回路をデザインする論理設計工程と、その論理回路を実際のチップ上にレイアウトするレイアウトデザイン工程と、レイアウトされた接続配線のLCR（インダクタンス、容量、抵抗）をレイアウトデータから抽出し、その抽出したLCR値とセルやマクロのAC特性から信号パスの遅延時間を求める工程と、その遅延時間を利用して論理回路が正常に動作するかをチェックする論理シミュレーション工程と、レイアウトデータがデザインルールを満足していることをチェックする物理検証工程とを有する。

【0003】

レイアウトデザインによりチップ上の各層の配線パターンデータを含むレイアウトデータが作成される。このレイアウトデータを基に、接続配線のLCRの値が抽出される。LCR抽出工程、遅延時間計算工程、及び論理シミュレーション工程は、一般に一つのプログラムモジュールにて提供される。

【0004】

上記LCR抽出工程では、レイアウトデータに含まれる配線の幅、隣接する配線との距離やオーバーラップ面積などに従って、接続配線の抵抗R、容量C、インダクタンスLが、演算によりまたはパラメータテーブルを参照して抽出される。

【0005】

【発明が解決しようとする課題】

上記のLSI抽出工程では、レイアウトデータを参照して、注目している接続配線に対して、同じ配線層内の隣接する接続配線までの距離を抽出し、その距離に応じた容量値Cが抽出され、また、異なる配線層の隣接する接続配線に対する容量値も抽出される。従って、LSI抽出工程は、比較的負荷が重いデータ処理を必要とする。

【0006】

一方、近年におけるパターンの微細化に伴い、製造プロセスの影響により、実

際に形成される配線パターン幅が、レイアウトデータ上での配線パターン幅と異なることがある。配線パターン幅に影響を与えると考えられる製造プロセスの一つに、接続配線のエッチング工程がある。高真空雰囲気中に反応ガスを導入し、高周波を印加してプラズマ状態にして、アルミニウムなどの配線層をチェックするリアクティブ・イオン・エッチング（R I E）などにおいて、パターンの微細化に伴いパターン幅が細くなったり太くなったりするパターン幅変動現象が見受けられる。このエッチングによるパターン幅の増減は、パターンの疎密度に応じて発生するので、できるだけ疎密度の変動を少なくすることが望まれる。

【 0 0 0 7 】

配線層におけるパターンの疎密度の変動を少なくするために、配線パターン間の距離が大きい領域に、どの配線パターンにも接続されないダミーパターンを挿入する方法がある。しかしながら、ダミーパターンを発生させることに伴い、配線層間の容量値の抽出、演算が複雑化し、正確な容量値を簡単なデータ処理によって抽出することが困難になる。

【 0 0 0 8 】

そこで、本発明の目的は、L C R抽出工程を複雑化することなくダミーパターンを発生することができるL S I設計方法及びそのコンピュータプログラムを提供することにある。

【 0 0 0 9 】

更に、本発明の別の目的は、L C R抽出工程を簡単化できるダミーパターンの発生方法及びそのコンピュータプログラムを提供することにある。

【 0 0 1 0 】

【課題を解決するための手段】

上記の目的を達成するために、本発明の第1の側面は、L S Iにおける接続配線層において、一方向に延びる配線パターンであって隣接する配線パターン間に、当該隣接配線パターンに垂直な方向に連続する導電性ダミーパターンを、当該隣接する配線パターンから第1の距離を隔てて挿入することを特徴とする。かかるダミーパターンを挿入することにより、接続配線層におけるパターンの疎密度の変動を抑えることができ、エッチング工程によるパターン幅の変動を抑えるこ

とができる。更に、導電性ダミーパターンが配線パターンに垂直な方向の連続するパターンであるので、同一配線層内の隣接する配線パターン間の容量値は、隣接する配線パターン間の距離にかかわらず、第 1 の距離に対応した一定値になる。従って、隣接する配線パターン間の距離が異なる場合でも、隣接配線パターン間の容量値を一定値として抽出することができ、LCR 抽出工程での容量値 C の抽出工程が簡単になる。

【 0 0 1 1 】

上記の発明において、好ましい実施例では、接続配線層内全面にダミーパターンを発生し、その後、配線パターンから第 1 の距離以内の領域に存在するダミーパターンを除去する。かかる方法によれば、隣接する配線パターン間が第 1 の距離の 2 倍以上離れていることが確認されれば、隣接する配線パターン間の距離を検出することなく、配線パターンから第 1 の距離離れたダミーパターンを自動的に発生することができる。

【 0 0 1 2 】

上記の発明において、別の好ましい実施例では、隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、前記第 1 の距離が、第 2 の領域における最小距離（正確には最小距離の $1/2$ ）に選ばれていることを特徴とする。

【 0 0 1 3 】

配線パターンとダミーパターンの間の第 1 の距離が、第 2 の領域における最小距離（正確には最小距離の $1/2$ ）に選ばれることにより、隣接配線パターン間の容量値を可能な限り小さい値にすることができ、且つ、接続配線層におけるパターンの疎密度が一定になる領域をできるだけ広げることができる。

【 0 0 1 4 】

上記の発明において、別の好ましい実施例では、隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、第 1 の距離が、第 1 領域内における所定の距離（正確には所定の距離の

1 / 2) に選ばれていることを特徴とする。

【 0 0 1 5 】

隣接する配線パターン間の距離が上記の第 2 の領域における最小距離より短い場合は、配線パターンとダミーパターンとの距離を第 1 の領域における所定の距離に選択する。それにより、隣接する配線パターン間の距離が比較的短い場合でも、ダミーパターンを生成することで隣接配線パターン間の容量値を一定にして、LCR 抽出工程を簡単にすることができる。

【 0 0 1 6 】

上記の目的を達成するために、本発明の第 2 の側面は、接続配線層内の配線パターンの形成を含む L S I の設計方法において、

複数のセルとそれらの接続とを含む論理データから、接続配線層内の配線パターンを形成するレイアウト工程と、

一方向に延び且つ隣接する前記配線パターン間に、当該隣接配線パターンに垂直な方向に連続する導電性ダミーパターンを、当該隣接する配線パターンから第 1 の距離を隔てて挿入するダミーパターン生成工程と、

前記ダミーパターンが生成された前記隣接する配線パターン間の容量値を、前記第 1 の距離に応じた容量値として抽出する容量抽出工程とを有することを特徴とする L S I 設計方法。

【 0 0 1 7 】

上記発明によれば、

【 0 0 1 8 】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態例を説明する。しかしながら、かかる実施の形態例が、本発明の技術的範囲を限定するものではなく、特許請求の範囲に記載された発明とその均等物にまで及ぶものである。

【 0 0 1 9 】

図 1 は、本実施の形態例における L S I の設計工程を示すフローチャート図である。前述したとおり、L S I の設計工程は、論理ゲートを接続して論理回路をデザインする論理設計工程 (S 1 0) と、その論理回路を実際のチップ上にレイ

アウトするレイアウトデザイン工程（S 1 2）と、レイアウトデータに対して、配線パターン間にダミーパターンを発生する工程（S 1 3）と、レイアウトされた接続配線のLCR（インダクタンス、容量、抵抗）値をレイアウトデータから抽出するLCR抽出工程（S 1 4）と、その抽出したLCR値とセルやマクロのAC特性から信号パスの遅延時間を求める遅延時間計算工程（S 1 6）と、その信号パスの遅延時間を利用して論理回路が正常に動作するかをチェックする論理シミュレーション工程（S 1 8）と、レイアウトデータがデザインルールを満足していることをチェックする物理検証工程（S 2 0）とを有する。

【 0 0 2 0 】

論理設計工程 S 1 0 では、設計者が、CAD ツールを利用して、一定の機能を実現する論理回路をデザインする。その結果、論理ゲートを有するセルやマクロと、それらの接続データからなるネットリスト DB1 が生成される。論理設計工程が終了すると、図 2 に示すような論理回路が完成する。かかる論理回路は、ネットリスト DB1 により特定可能である。図 2 の論理回路の例は、チップ 1 0 内に入力端子 IN1, 2 と出力端子 OUT との間に、ゲート 1 2 ～ 1 4, 1 6 ～ 1 8 とフリップフロップ 1 5 とが接続された例である。それぞれのゲートやフリップフロップは、接続配線 LN1 ～ LN9 により接続される。

【 0 0 2 1 】

かかる論理設計工程の次に、レイアウトデザイン工程 S 1 2 が行われる。ここでは、実際のチップ上にセルやマクロを配置し、それらを接続する接続配線パターンのレイアウトが行われ、レイアウトデータ DB2 が生成される。接続配線がチップ上の多層配線で実現される場合は、各接続配線層毎のレイアウトデータ DB2 が生成される。従って、レイアウトデータ DB2 は、図 2 の論理回路において、接続配線 LN1 ～ LN9 の配線パターンのデータを有する。

【 0 0 2 2 】

次に、レイアウトデータに対して、パターンの疎密度をできるだけ一定に抑えるために、一方向に延び且つ隣接する配線パターン間の距離が比較的長く、パターン密度が低い領域に、ダミーパターンを発生する。図 4 は、かかるダミーパターンの例を示す図である。図 4 の例では、隣接する配線パターン LNA と LNC1, 2 と

の間に、配線パターンに垂直な方向に連続する導電性ダミーパターンD 1, D 2が、当該隣接する配線パターンから第1の距離W 1を隔てて挿入されている。ダミーパターンD 1, D 2の発生は、最初全面に、一方向に延びる配線パターンに垂直な方向に連続する複数の帯状の導電性ダミーパターンを発生し、その後、配線パターンLNAとLNC1,2から第1の距離W 1以内の領域からダミーパターンを消去するというデータ処理を行うことにより行われる。この方法によれば、隣接する配線パターン間の距離を考慮することなく、ダミーパターンを第1の距離W 1離れた位置に形成することができる。

【 0 0 2 3 】

その結果、ダミーパターンD 1, D 2は、一方向に延び且つ隣接する配線パターンLAN,LNC1,2間であって、それぞれの配線パターンから第1の距離W 1離れた領域に、配線パターンLAN,LNC1,2に対して垂直方向に延びる複数の帯状パターンとなる。従って、より狭い間隔で隣接する配線パターンLNA, LNC1との間には、横方向に比較的短い長さWdummy1のダミーパターンD 1が生成され、より広い間隔で隣接する配線パターンLNA,LNC2との間には、横方向に比較的長い長さのWdummy2のダミーパターンD 2が生成される。

【 0 0 2 4 】

このダミーパターンの発生方法によれば、隣接する配線パターン間の距離にかかわらず、配線パターンからそれぞれ第1の距離W 1だけ離れた領域に、ダミーパターンD 1, D 2を生成させることができる。その結果、隣接する配線パターン間の誘電体の距離は、配線パターン間距離にかかわらず第1の距離W 1の2倍、 $2 \times W 1$ となり、隣接配線パターン間の容量値は、距離 $2 \times W 1$ に対応した容量値 $C = \epsilon S / 2 W 1$ になる。上記の容量値から明らかなおとおり、導電性ダミーパターンは通常電氣的にフローティング状態であり、その点で配線パターンとは異なる。

【 0 0 2 5 】

ダミーパターンの生成を禁止する第1の距離については、種々の値を選択することができるが、詳細は後述する。いずれの距離を選択した場合でも、隣接する配線パターン間の距離にかかわらず隣接配線パターン間の容量値を一定にするこ

とができる。

【 0 0 2 6 】

次に、レイアウトデータDB2に基づいて、接続配線LN1～LN9の抵抗、容量、インダクタンスの少なくとも一つの値が抽出される（S14）。このLCR抽出の具体的な方法を後述するが、上記のダミーパターンを発生することにより、同一接続配線層における隣接配線パターン間の容量値を、配線パターン間距離にかかわらず一定にすることができるので、LCR抽出時の隣接配線パターン間の容量値の抽出が容易になる。

【 0 0 2 7 】

そして、抽出した接続配線のLCR値データDB3とセルライブラリDB4内のセルやマクロのAC特性とに基づいて、信号パスPASS1～3の信号伝播遅延時間が計算される（S16）。このセルやマクロのAC特性は、例えばインバータの場合であれば、入力立ち上がりに対する出力立ち下がり特性、出力駆動能力などである。

【 0 0 2 8 】

図3は、信号パスの信号伝播遅延時間の計算を説明する図である。この例では、インバータINV1, INV2が縦列に接続されている。この場合、初段のインバータINV1の入力端子には、抵抗R1、容量C1なる接続配線LN10が接続されている。この接続配線LN10は、図示しない前段のゲートにより駆動され、インバータINV1の入力信号は、遅延時間 t_1 を有する立ち上がり波形になる。この立ち上がり波形の遅延時間 t_1 は、前段ゲートの駆動能力と接続配線LN10の抵抗R1、容量C1などから求められる。

【 0 0 2 9 】

そして、インバータINV1では、入力立ち上がり波形に対して、一定の遅延時間 t_{10} 遅れて出力が立ち下がる。出力立ち下がり特性は、その出力端子に接続された接続配線LN11の抵抗R2、容量C2と、インバータINV1の出力駆動特性に依存する。同様にして、次の段のインバータINV2においても、入力立ち下がり波形に対して、一定の遅延時間 t_{11} 遅れて出力が立ち上がる。この出力立ち上がり特性 t_3 もインバータINV2の駆動能力と出力に接続される配線の抵抗R3と容量C3と

により決まる。

【 0 0 3 0 】

このように、接続配線の L C R 値とセルの A C 特性により、信号パスに沿って、信号の伝播遅延時間を順次計算することができる。その結果、図 2 の論理回路例において、信号パス PASS1, 2, 3 の信号伝播遅延時間がそれぞれ求められる。なお、接続配線のインダクタンスが抽出されれば、それによる遅延特性も信号パスの信号伝播遅延時間に含めることができる。

【 0 0 3 1 】

信号パスの信号伝播遅延時間が得られれば、論理回路に対して正常に動作するかをチェックする論理シミュレーションが行われる (S 1 8) 。論理シミュレーションでは、テスト入力データに対して論理回路が正常に動作して、期待されるテスト出力データが出力されるか否かがチェックされる。その場合、上記で求めた信号パスの信号伝播遅延時間により、図 2 の例で、フリップフロップ 1 5 のクロック端子 CK へのクロック入力タイミングと、データ入力端子 D へのデータ入力タイミングとが、整合するか否かがチェックされる。即ち、クロック CK の立ち上がりタイミングの前後のセットアップタイムとホールドタイムの間、データ入力 D が正しいレベルに維持される必要がある。かかるチェックを行うためには、信号パス PASS1, 2 の遅延時間を適切に計算しなければならない。

【 0 0 3 2 】

以上が L S I 設計工程の概略である。次の本実施の形態例におけるダミーパターン発生工程と L C R 抽出工程について説明する。

【 0 0 3 3 】

図 5 は、ダミーパターン発生の第 1 の例を示す図である。横軸が配線パターン間距離 W (又は配線間の誘電体の厚み) を、縦軸が配線パターン間容量 C を示す。同じ接続配線層内で隣接する配線パターン間の容量 C は、隣接配線パターン間の誘電体の距離 W と配線パターンの対向する面積 S と誘電率 ϵ から、 $C = \epsilon S / W$ になる。つまり、隣接配線パターン間の容量 C は、距離 W に反比例し、図 5 の実線 C W のような関係になる。この実線 C W は、配線間距離 W が 0 ~ V_{th} までの距離 W の増大に応じて大きく容量 C が減少する第 1 の領域 C W1 と、配線間距離 W

が V_{th} 以上で距離 W の増大に対して容量 C の減少が非常に少ない第 2 の領域 $CW2$ とを有する。

【 0 0 3 4 】

かかる容量 C と配線間距離 W との関係を考慮すると、図 4 に示された配線パターン $LNA, LNC1, 2$ とダミーパターン $D1, D2$ との距離 $W1$ を、第 2 の領域内で最も短い距離 V_{th} の $1/2$ にすることで、接続配線層内においてできるだけ多くの配線パターンに対して、距離 $V_{th}/2$ 隔てた位置にダミーパターンを発生させることができる。それにより、接続配線層内のより広い領域でパターンの疎密度を同じにすることができると共に、隣接する配線パターン間の距離が V_{th} を超える場合は、その隣接配線パターン間の容量 C を同じ値に統一することができる。なぜなら、隣接する配線パターン間に導電性ダミーパターンを挿入することで、誘電体の厚みが距離 V_{th} に統一されるからである。このことにより、後に説明する配線パターンの LCR 抽出工程でのデータ処理を軽減することができる。

【 0 0 3 5 】

但し、隣接する配線パターン間の距離が V_{th} より短い場合は、後に説明する LCR 値のパラメータテーブルとレイアウトパターンとのマッチングにより、 LCR 値パラメータテーブルからそれぞれの配線パターン間距離に応じた容量値 C を抽出する必要がある。かかるデータ処理は、高い負荷処理を要するが、そのデータ処理が必要な配線パターンの数は限定的になっているので、従来より LCR 抽出工程のデータ処理の負荷を軽減することができる。

【 0 0 3 6 】

上記のダミーパターンの発生によれば、隣接する配線パターン間の距離が V_{th} を超えればダミーパターンを発生させ、その場合の配線パターン間容量値は、一点鎖線に示されるとおり一定値 $C1$ になる。配線パターン間距離が V_{th} を超える場合は、たとえそれ以上隣接配線パターン間の距離を大きくしても、容量値の減少はわずかである。しかも、その場合は逆に、パターンの疎密度の変動が高くなり、 LCR 抽出工程でマッチング処理が必要な配線パターン数が多く、抽出工程でのデータ処理を重くしてしまうデメリットを招く。従って、隣接配線パターン間距離が V_{th} を超える場合は、ダミーパターンを一定距離 $W1 = V_{th}/2$ の位置に

一律に発生させて、疎密度の変動を抑えて容量値を一定にすることが好ましい。また、隣接する配線パターン間の距離が V_{th} 以下であれば、ダミーパターンは発生させない。従って、その場合の配線パターン間容量値は、一点鎖線に示されるとおり配線間距離 W に応じて反比例して変化する値になる。

【 0 0 3 7 】

図6は、ダミーパターン発生第2の例を示す図である。この図においても、横軸が配線パターン間距離 W （又は配線間の誘電体の厚み）を、縦軸が配線パターン間容量 C を示す。そして、配線パターン間距離 W と容量値 C との関係も、第1の領域 $CW1$ と第2の領域 $CW2$ とを有する。第2の例では、LCR抽出工程での容量値 C の抽出工程をより簡単にするために、配線パターンとダミーパターンとの距離を、第1の例の距離 V_{th} よりも短い距離 $2 \times W1$ にしている。

【 0 0 3 8 】

即ち、隣接する配線パターン間距離が $2 \times W1$ より長い場合に、図4に示したとおり配線パターンから距離 $W1$ の位置にダミーパターンを発生させ、配線パターン間距離がそれ以下の場合にはダミーパターンを発生させない。それに伴い、第1の例に比較すると、より広い領域で同じダミーパターンを発生させてパターンの疎密度を同じにすることができ、更に、より多くの配線パターンに対してLCR抽出工程での配線パターン間容量値を一定値 $C1$ にすることができる。

【 0 0 3 9 】

但し、この場合は、容量値 C が図中一点鎖線で示されるとおり、隣接配線パターン間距離が $2 \times W1$ より長い場合の容量値 $C1$ は、第1の例よりも高い値になり、クロストークの影響が大きくなり信号伝搬遅延時間が長くなる。従って、許容できる範囲の容量値 $C1$ に対応する距離 $2 \times W1$ が選択される。

【 0 0 4 0 】

図7は、ダミーパターン発生第3の例を示す図である。また、図8は、第3の例のダミーパターンを示す図である。この例は、第1の例と第2の例を併用したものである。

【 0 0 4 1 】

第3の例では、配線パターン $LNA, LNC1, 2$ のように、隣接する配線パターン間距

離が V_{th} を超える場合は、それぞれの配線パターンから第1の距離 W_1 ($=V_{th}/2$) だけ離れた位置にダミーパターン D_1, D_2 を発生させる。これは、第1の例と同じであり、配線間距離 W と容量 C との関係における第2の領域 CW_2 内の最小距離 V_{th} の $1/2$ である第1の距離 W_1 が、配線パターンとダミーパターンとの距離に選択される。従って、この場合の配線パターン間の容量値は、 C_1 と一定値になる。

【0042】

次に配線パターン $LNA, LNC3, 4$ のように、隣接する配線パターン間距離が第1の領域 CW_1 内の所定の距離 $2 \times W_2$ と距離 V_{th} ($2 \times W_1$) との間の場合は、それぞれの配線パターンから第2の距離 W_2 だけ離れた位置にダミーパターン D_3, D_4 を発生させる。これは、第2の例と同じであり、その場合の配線パターン間の容量値は、 C_2 と一定値になる。

【0043】

最後に、配線パターン $LNA, LNC5$ のように、隣接する配線パターン間距離が所定の距離 $2 \times W_2$ より短い場合は、ダミーパターンは発生させない。従って、この場合の隣接配線パターン間の容量値は、両者の距離 W に反比例する値 C になる。

【0044】

このように、第3の例のダミーパターン発生方法によれば、配線パターン間距離が狭い場合は、ダミーパターンが発生せずに容量値は距離に反比例した値になるが、配線パターン間距離が広い場合は、複数種類のダミーパターンが配線パターン間に発生する。しかも、そのダミーパターンは、配線パターンからあらかじめ決められた第1距離 W_1 または W_2 だけ離れて配置されるので、それぞれの容量値はあらかじめ決められた値 C_1, C_2 になる。従って、LCR抽出工程で隣接配線パターン間容量値の抽出工程が簡素化される。

【0045】

第3の例によれば、配線パターンからダミーパターン発生禁止領域の距離を W_1, W_2 と2段階にしたが、更に3段階、4段階にしても良い。例えば、3段階にする場合は、距離 W_1, W_2 の間の所定の距離が選択されることが好ましい。距離 W_1 より長くしても、容量値の減少にはそれほど寄与しないからである。

【 0 0 4 6 】

図 9 は、ダミーパターン発生工程のフローチャート図である。このフローチャート図は、上記の第 3 のダミーパターン発生例を実現するための工程を示す。ダミーパターン発生工程は、図 1 に示したとおり、レイアウトデザイン工程 S 1 2 の後に、レイアウトデータ DB2 と容量ルールデータ DB6 を参照して行われる。容量ルールデータ DB6 とは、図 5, 6, 7 に示された配線間距離 W と容量値 C との関係を示す特性 CW のデータである。

【 0 0 4 7 】

最初に、LSI の設計仕様に従って、隣接配線パターン間距離が一定以上になる場合の容量値 C_1 , C_2 を決定する (工程 S22)。この容量値 C_1 , C_2 は、LSI 回路の遅延特性やクロストーク特性を考慮して決定される。この容量値 C_1 , C_2 に対応して、配線パターンからダミーパターンの発生を禁止する距離 W_1 , W_2 が、容量ルールデータ DB6 により決定される。

【 0 0 4 8 】

次に、ダミーパターン発生プログラムは、各接続配線層内全面において、配線パターンの延びる方向と垂直方向に帯状のダミーパターンを発生する (工程 S24)。各接続配線層において、通常配線パターンが延びる方向が X 方向または Y 方向に設定されている。従って、それらの方向と垂直方向に、連続する帯状の導電性ダミーパターンを発生させることが好ましい。

【 0 0 4 9 】

そして、レイアウトデータ DB2 を参照して、注目配線パターンに対し、隣接する配線パターンまでの距離を検出する (工程 S26)。この距離の検出は、例えば注目配線パターンの単位長さ毎に行うことが好ましい。

【 0 0 5 0 】

隣接配線パターンまでの距離 W が第 1 の距離 W_1 の 2 倍を超えている場合は、注目配線パターンから第 1 の距離 W_1 の領域をダミーパターン禁止領域として、その領域内に存在するダミーパターンを削除する (工程 S28, S30)。また、隣接配線パターンまでの距離 W が第 1 の距離 W_1 の 2 倍以下であり第 2 の距離 W_2 の 2 倍を超えている場合は、注目配線パターンから第 2 の距離 W_2 の領域をダミー

パターン禁止領域として、その領域内に存在するダミーパターンを削除する（工程S32,S34）。

【 0 0 5 1 】

更に、隣接配線パターンまでの距離Wが第2の距離W2の2倍以下の場合は、その間の領域を全てダミーパターン禁止領域として、その領域内の全てのダミーパターンを削除する（工程S36）。上記の工程S26～S36は、注目配線パターンの単位長さ毎に、全長にわたり行われる。更に、同じ接続配線層内の全ての配線パターンについて行われる（工程S38）。

【 0 0 5 2 】

尚、注目配線パターンについて、隣接配線パターンまでの距離Wが第1の距離W1の2倍を超えているか否かの検出（S28）は、例えば、同一接続配線層のレイアウトデータを検索して、注目配線パターンから距離W1の位置に別の配線パターンが存在するか否かにより行われる。レイアウトデータは、通常各パターンの座標データの集合であるので、かかる検索が必要になる。隣接配線パターンまでの距離Wが第2の距離W2の2倍以下か否かの検出（S32）も、同様の検索により行われる。

【 0 0 5 3 】

上記のダミーパターンの発生工程が、全ての接続配線層について終了すると（工程S40）、ダミーパターン発生工程が終了する。この結果、レイアウトデータD B2には配線パターンに加えてダミーパターンが登録される。

【 0 0 5 4 】

このダミーパターン発生工程が終了すると、図8に示されたとおり、隣接する配線パターン間には、その間隔に応じて、2種類のダミーパターンが生成される。また、隣接する配線パターン間の距離が短い場合は、ダミーパターンの生成はない。

【 0 0 5 5 】

図10は、LCR抽出工程のフローチャート図である。また、図11は、LCR抽出を説明する断面図である。図11の断面図には、注目配線パターンLAと、同じ接続配線層内の隣接する配線パターンLC,LEと、上層の配線パターンLDと下

層の配線パターンLBとが示されている。注目配線パターンLAの容量値は、それを囲む配線パターンLB～LEとの寄生容量 C_a, C_c, C_f を合計したものである。

【0056】

即ち、注目配線パターンLAに対して、配線パターンLBはエリア容量 C_a を生成し、このエリア容量 C_a は両配線パターンLA, LB間の絶縁膜厚 d と、互いのオーバーラップ面積に依存した値になる。また、配線パターンLC, LEは、注目配線パターンLAに対して、パターン間隔 s （スペース）だけ離れており、カップリング容量 C_c を生成する。このカップリング容量 C_c は、パターン間隔 s に依存して変わり、注目配線パターンLAの長さ l と厚みに依存して変わる。

【0057】

更に、配線パターンLDは、その両側の縁部分SPが、注目配線パターンLAと対向しており、フリンジ（縁）容量 C_f を生成する。このフリンジ容量 C_f は、縁部分の長さSPに依存して変わり、且つ注目配線パターンLAの長さ l に依存して変わる値になる。

【0058】

そして、注目配線パターンLAの抵抗値 R やリアクタンス L は、配線層毎に異なり、注目配線パターンLA自体のパターン幅や長さに依存して異なる。このように、抵抗値 R やリアクタンス L は、注目配線パターンLA自体のデータにより求めることができるが、容量値 C は、隣接する配線パターンとの距離や大きさなどを検出しなければ求めることができない。

【0059】

このように、注目配線パターンのLCR値を抽出する場合、レイアウトデータに従って、抵抗 R 、インダクタンス L 、容量 C を演算により求めることができる。しかし、かかる演算処理は、膨大なコンピュータ演算時間を必要とし、現実的ではない。そこで、本実施の形態例では、あらかじめLCR値のパラメータテーブルを作成し、そのテーブルを参照することで、LCR値を求めることにより、コンピュータの演算時間を短縮している。

【0060】

図12は、LCR抽出工程で利用されるLCRパラメータテーブル例を示す図

である。例えばエリア容量 C_a の場合は、 n 種類の絶縁膜膜厚 d に対する単位面積当たりの容量 $x x$, $y y$, $z z$ が対応付けられている。従って、レイアウトデータDB2内の絶縁膜膜厚 d と、パラメータテーブル内の n 種類の膜厚 $d_1 \sim d_n$ とのマッチングが行われ、対応する膜厚 d_i ($i = 1 \sim n$) に対する単位面積当たりのエリア容量 C_a ($F/\mu m^2$) が抽出される。この単位面積当たりのエリア容量 C_a は、エリア容量を求めるためのパラメータであり、あらかじめ求めておくことができる。そして、抽出された単位面積当たりのエリア容量 C_a に、注目配線パターンLAのパターン幅 W と長さ（図5の紙面に垂直方向の長さ） L_a を乗算することで、注目配線パターンLAのエリア容量を求めることができる。このように、単位面積当たりのエリア容量 C_a の計算があらかじめ終わっているので、LCR抽出工程でのコンピュータ演算時間を削減することができる。

【0061】

カップリング容量 C_c の場合は、 n 種類のパターン間隔 s に対する単位長さ当たりの容量が対応付けられている。従って、レイアウトデータDB2内のパターン間隔と、パラメータテーブル内の n 種類のパターン間隔 $s_1 \sim s_n$ とのマッチングが行われ、対応する単位長さ当たりのカップリング容量 C_c ($F/\mu m$) が抽出される。そして、抽出された単位面積当たりのカップリング容量 C_c に、注目配線パターンLAの長さ L_a を乗算することで、注目配線パターンLAのカップリング容量 C_c を求めることができる。

【0062】

フリンジ容量 C_f の場合は、配線パターンLDの n 種類の縁の長さ $s_{p1} \sim s_{pn}$ に対する単位長さ当たりの容量が対応付けられている。レイアウトデータDB2内の縁長さと、パラメータテーブル内の n 種類の縁長さ $s_{p1} \sim s_{pn}$ とのマッチングが行われ、対応する単位長さ当たりのカップリング容量 C_c が抽出される。そして、それに注目配線パターンLAの長さ L_a を乗算して、フリンジ容量 C_f が求められる。

【0063】

抵抗 R については、チップの配線層毎のシート抵抗 R_s があらかじめテーブル内に登録されている。従って、レイアウトデータDB2の配線層番号に対応するシー

ト抵抗 R_s が抽出され、それに注目配線パターンLAの長さ L_a を乗算し、パターン幅 W で除算すれば、パターンLAの抵抗値 R が求められる。インダクタンス L も、抵抗 R と同様の方法で求められる。

【 0 0 6 4 】

以上のとおり、レイアウトデータDB2に含まれる絶縁膜厚 d 、パターン間隔 s 、隣接パターンの縁の長さ s_p などと、パラメータテーブルDB5内の同じデータとがマッチングされ、マッチングしたものに対応する単位容量 C_a 、 C_c 、 C_f 、シート抵抗 R_s 、インダクタンス L_s が抽出される。そして、注目配線パターンLAのパターン幅や長さにより、実際の容量値、抵抗値、インダクタンス値が求められる。

【 0 0 6 5 】

図10に戻り、本実施の形態例におけるLCR抽出工程について説明する。最初に、レイアウトデータDB2を検索して、注目配線パターンに隣接する配線パターンまでの距離 W を検出する（工程S42）。そして、その距離 W が第1の距離 W_1 の2倍を超える場合は、そのカップリング容量 C_c を C_1 と決定する（工程S42, S44）。また、その距離 W が第1の距離 W_1 の2倍以下で第2の距離 W_2 の2倍を超える場合は、そのカップリング容量 C_c を C_2 と決定する（工程S46, S48）。この工程S42, S46は、図9のダミーパターン発生工程での工程S28, S32と同じように、レイアウトデータDB2を検索することにより行われる。即ち、注目配線パターンから第1の距離 W_1 離れた位置に隣接する配線パターンが存在するか否かを検出するだけでよく、同じ配線層内の全ての領域を検索する場合に比べて、検索工程を大幅に軽減することができる。

【 0 0 6 6 】

そして、距離 W が第2の距離 W_2 の2倍以下の場合は、工程S50にて、レイアウトデータDB2内のマッチングデータ s に基づいて、パラメータテーブルDB5を参照することにより、注目配線パターンのカップリング容量 C_c が求められる。更に、このマッチング工程では、レイアウトデータDB2内のマッチングデータ d 、 s_p に基づいて、パラメータテーブルDB5を参照して、注目配線パターンの抵抗値 R とインダクタンス L とが求められる。但し、このマッチング工程を必要とする

配線パターンの数は、ダミーパターンの発生により大幅に減少している。

【 0 0 6 7 】

上記の工程S42～S50が、接続配線層内の全ての注目配線パターンに対して繰り返され（工程S52）、更に、全ての接続配線層についても繰り返される（工程S54）。

【 0 0 6 8 】

上記のLCR抽出工程では、ダミーパターンを発生したことに伴い、一定の配線間距離の場合はカップリング容量 C_c があらかじめ決定されていることになり、マッチングによるカップリング容量 C_c の抽出工程S50を大幅に軽減することができる。その結果、LSI設計工程におけるコンピュータ演算時間を短縮することができる。

【 0 0 6 9 】

図1のフローチャートにおいて、ダミーパターン発生工程がレイアウトデザイン工程直後に行われているが、レイアウトデザイン工程後であれば、いつ行われても良い。

【 0 0 7 0 】

以上の実施の形態例をまとめると以下の付記の通りである。

【 0 0 7 1 】

（付記1）接続配線層内の配線パターンの形成を含むLSIの設計方法において、

複数のセルとそれらの接続とを含む論理データから、接続配線層内の配線パターンを形成するレイアウト工程と、

一方向に延び且つ隣接する前記配線パターン間に、当該隣接配線パターンに垂直な方向に連続する導電性ダミーパターンを、当該隣接する配線パターンから第1の距離を隔てて挿入するダミーパターン生成工程と、

前記ダミーパターンが生成された前記隣接する配線パターン間の容量値を、前記第1の距離に応じた容量値として抽出する容量抽出工程とを有することを特徴とするLSI設計方法。

【 0 0 7 2 】

(付記 2) 付記 1 において、

前記ダミーパターン生成工程において、

前記接続配線層内の全面にダミーパターンを発生し、その後、配線パターンから第 1 の距離以内の領域に存在するダミーパターンを除去する工程を有することを特徴とする L S I 設計方法。

【 0 0 7 3 】

(付記 3) 付記 1 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、前記第 1 の距離が、前記第 2 の領域における最小距離に対応する値に選ばれていることを特徴とする L S I 設計方法。

【 0 0 7 4 】

(付記 4) 付記 1 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、第 1 の距離が、前記第 1 領域内における所定の距離に対応する値に選ばれていることを特徴とする L S I 設計方法。

【 0 0 7 5 】

(付記 5) 付記 1 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、前記第 1 の距離が、第 2 の領域における最小距離及び前記第 1 領域内における所定の距離に対応する値に選ばれ、

前記容量抽出工程において、前記配線パターンとダミーパターンとの距離が前記最小距離に対応する値に選ばれている場合は、当該最小距離に対応した第 1 の容量値が、前記配線パターンとダミーパターンとの距離が前記所定の距離に対応

する値に選ばれている場合は、当該所定の距離に対応した第 2 の容量値が、それぞれ抽出されることを特徴とする L S I 設計方法。

【 0 0 7 6 】

(付記 6) 付記 4 または 5 において、

前記ダミーパターン発生工程において、隣接する前記配線パターン間の距離が、前記所定の距離の 2 倍以下の場合は、ダミーパターンの発生が行われず、

前記容量抽出工程において、当該ダミーパターンを発生しなかった配線パターンについて、隣接する配線パターンとの距離に応じた容量値が抽出されることを特徴とする L S I 設計方法。

【 0 0 7 7 】

(付記 7) 付記 1 において、

前記ダミーパターン発生工程において、隣接する前記配線パターン間の距離が、前記第 1 の距離の 2 倍以下の場合は、ダミーパターンの発生が行われず、

前記容量抽出工程において、当該ダミーパターンを発生しなかった配線パターンについて、隣接する配線パターンとの距離に応じた容量値が抽出されることを特徴とする L S I 設計方法。

【 0 0 7 8 】

(付記 8) 接続配線層内の配線パターンの形成を含む L S I の設計工程をコンピュータに実行させるコンピュータプログラムにおいて、

複数のセルとそれらの接続とを含む論理データから、接続配線層内の配線パターンを形成するレイアウト工程と、

一方向に延び且つ隣接する前記配線パターン間に、当該隣接配線パターンに垂直な方向に連続する導電性ダミーパターンを、当該隣接する配線パターンから第 1 の距離を隔てて挿入するダミーパターン生成工程と、

前記ダミーパターンが生成された前記隣接する配線パターン間の容量値を、前記第 1 の距離に応じた容量値として抽出する容量抽出工程とをコンピュータに実行させることを特徴とする L S I 設計のコンピュータプログラム。

【 0 0 7 9 】

(付記 9) 付記 8 において、

前記ダミーパターン生成工程において、

前記接続配線層内の全面にダミーパターンを発生し、その後、配線パターンから第 1 の距離以内の領域に存在するダミーパターンを除去する工程を有することを特徴とする L S I 設計のコンピュータプログラム。

【 0 0 8 0 】

(付記 1 0) 付記 9 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、前記第 1 の距離が、前記第 2 の領域における最小距離に対応する値に選ばれていることを特徴とする L S I 設計のコンピュータプログラム。

【 0 0 8 1 】

(付記 1 1) 付記 9 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、第 1 の距離が、前記第 1 領域内における所定の距離に対応する値に選ばれていることを特徴とする L S I 設計のコンピュータプログラム。

【 0 0 8 2 】

(付記 1 2) 付記 9 において、

前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、第 1 の領域より変動が少ない第 2 の領域とを有し、

前記ダミーパターン発生工程において、前記第 1 の距離が、第 2 の領域における最小距離及び前記第 1 領域内における所定の距離に対応する値に選ばれ、

前記容量抽出工程において、前記配線パターンとダミーパターンとの距離が前記最小距離に対応する値に選ばれている場合は、当該最小距離に対応した第 1 の

容量値が、前記配線パターンとダミーパターンとの距離が前記所定の距離に対応する値に選ばれている場合は、当該所定の距離に対応した第 2 の容量値が、それぞれ抽出されることを特徴とする L S I 設計のコンピュータプログラム。

【 0 0 8 3 】

(付記 1 3) 接続配線層内に形成された複数の配線パターンと、
一方向に延び且つ隣接する前記配線パターン間に、当該隣接配線パターンに垂直な方向に連続し、且つ当該隣接する配線パターンから第 1 の距離を隔てて挿入された導電性ダミーパターンと、
を有することを特徴とする半導体装置。

【 0 0 8 4 】

(付記 1 4) 付記 1 3 において、
前記隣接配線パターン間の容量特性が、隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、前記第 1 の領域より変動が少ない第 2 の領域とを有し、
前記第 1 の距離が、前記第 2 の領域における最小距離に対応する値であることを特徴とする半導体装置。

【 0 0 8 5 】

(付記 1 5) 、 隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、前記第 1 の領域より変動が少ない第 2 の領域とを有し、
前記第 1 の距離が、前記第 1 の領域内における所定の距離に対応する値であることを特徴とする半導体装置。

【 0 0 8 6 】

(付記 1 6) 、 隣接配線パターン間の誘電体の距離の変動に対して隣接配線パターン間容量値が大きく変動する第 1 の領域と、前記第 1 の領域より変動が少ない第 2 の領域とを有し、
前記複数の導電性ダミーパターンは、
前記第 1 の距離が前記第 2 の領域における最小距離に対応する値である第 1 の導電性ダミーパターンと、

前記第 1 の距離が前記第 1 の領域内における所定の距離に対応する値である第 2 の導電性ダミーパターンと、
を含むことを特徴とする半導体装置。

【 0 0 8 7 】

【発明の効果】

以上、本発明によれば、ダミーパターンを発生させることで、接続配線層におけるパターン密度の疎密度の変動を少なくすることができ、かつ、隣接配線パターン間の容量値の抽出工程を簡単化することができる。

【図面の簡単な説明】

【図 1】

本実施の形態例における L S I の設計工程を示すフローチャート図である。

【図 2】

論理設計により生成される論理回路の一例を示す図である。

【図 3】

信号パスの信号伝搬遅延時間の計算を説明する図である。

【図 4】

ダミーパターンの例を示す図である。

【図 5】

ダミーパターン発生の第 1 の例を示す図である。

【図 6】

ダミーパターン発生の第 2 の例を示す図である。

【図 7】

ダミーパターン発生の第 3 の例を示す図である。

【図 8】

第 3 の例のダミーパターンを示す図である。

【図 9】

ダミーパターン発生工程のフローチャート図である。

【図 1 0】

L C R 抽出工程のフローチャート図である。

【図 1 1】

L C R 抽出を説明する断面図である。

【図 1 2】

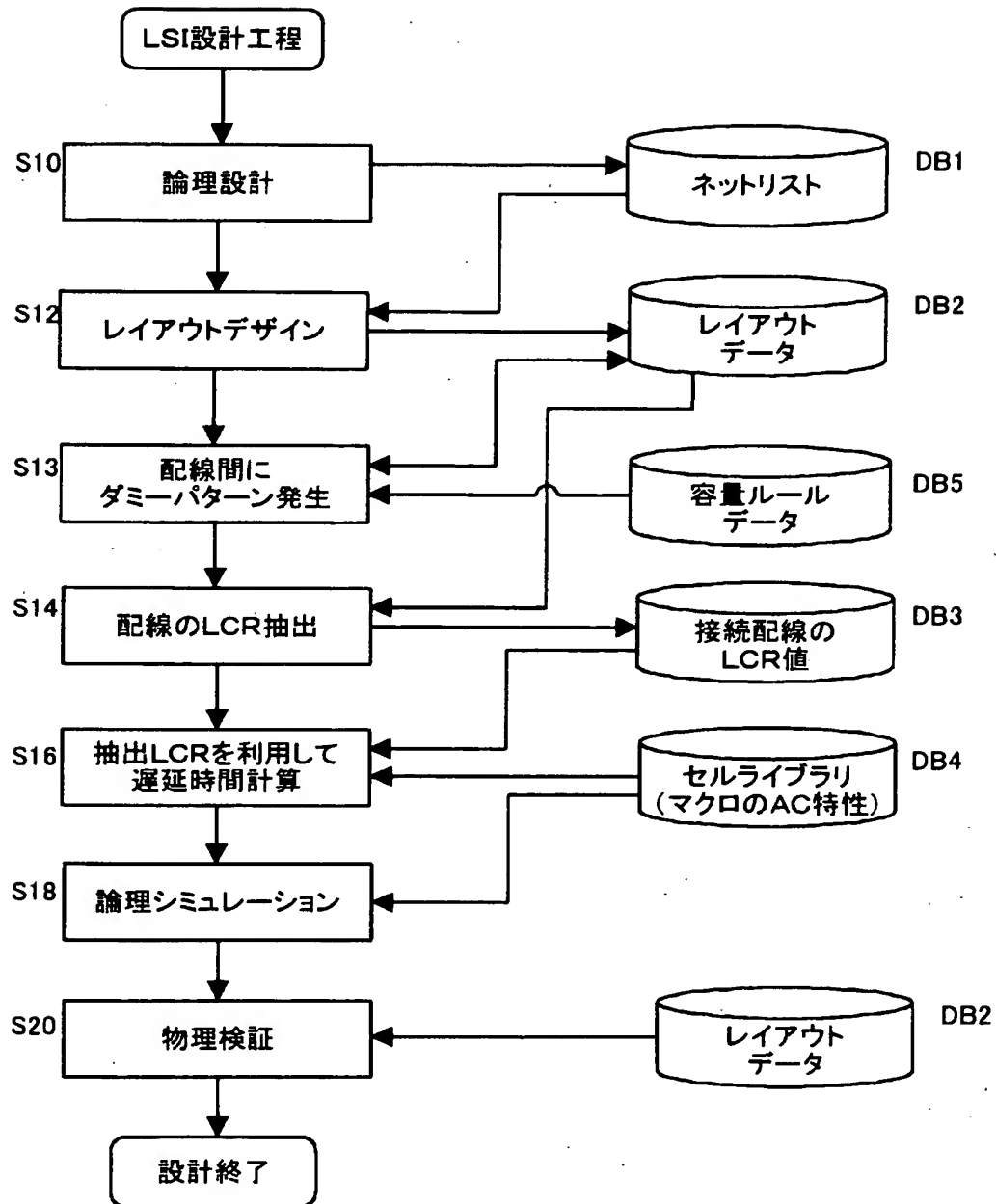
L C R 抽出工程で利用される L C R パラメータテーブル例を示す図である。

【符号の説明】

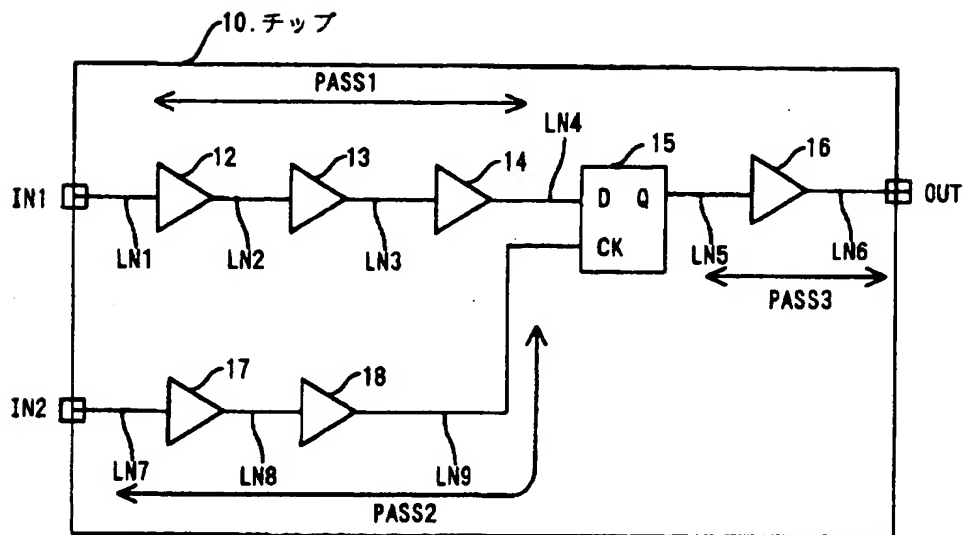
LNA, LNC1, LNC2	配線パターン
D 1, D 2	ダミーパターン
W 1	第 1 の距離
CW	容量ルールテーブル

【書類名】 図面

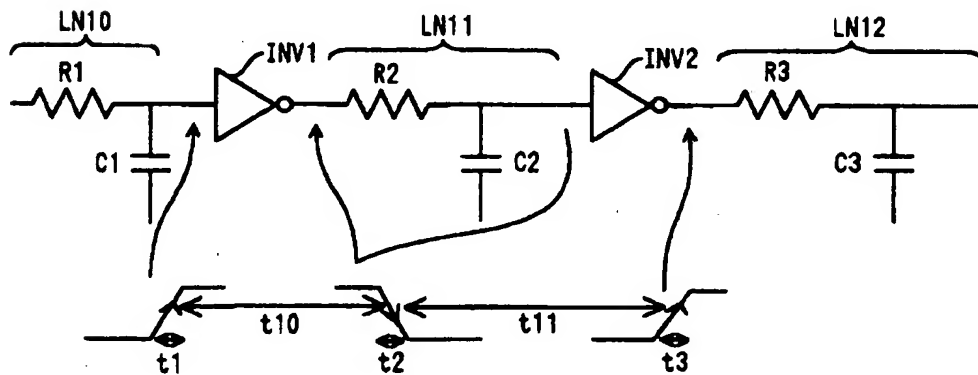
【図1】



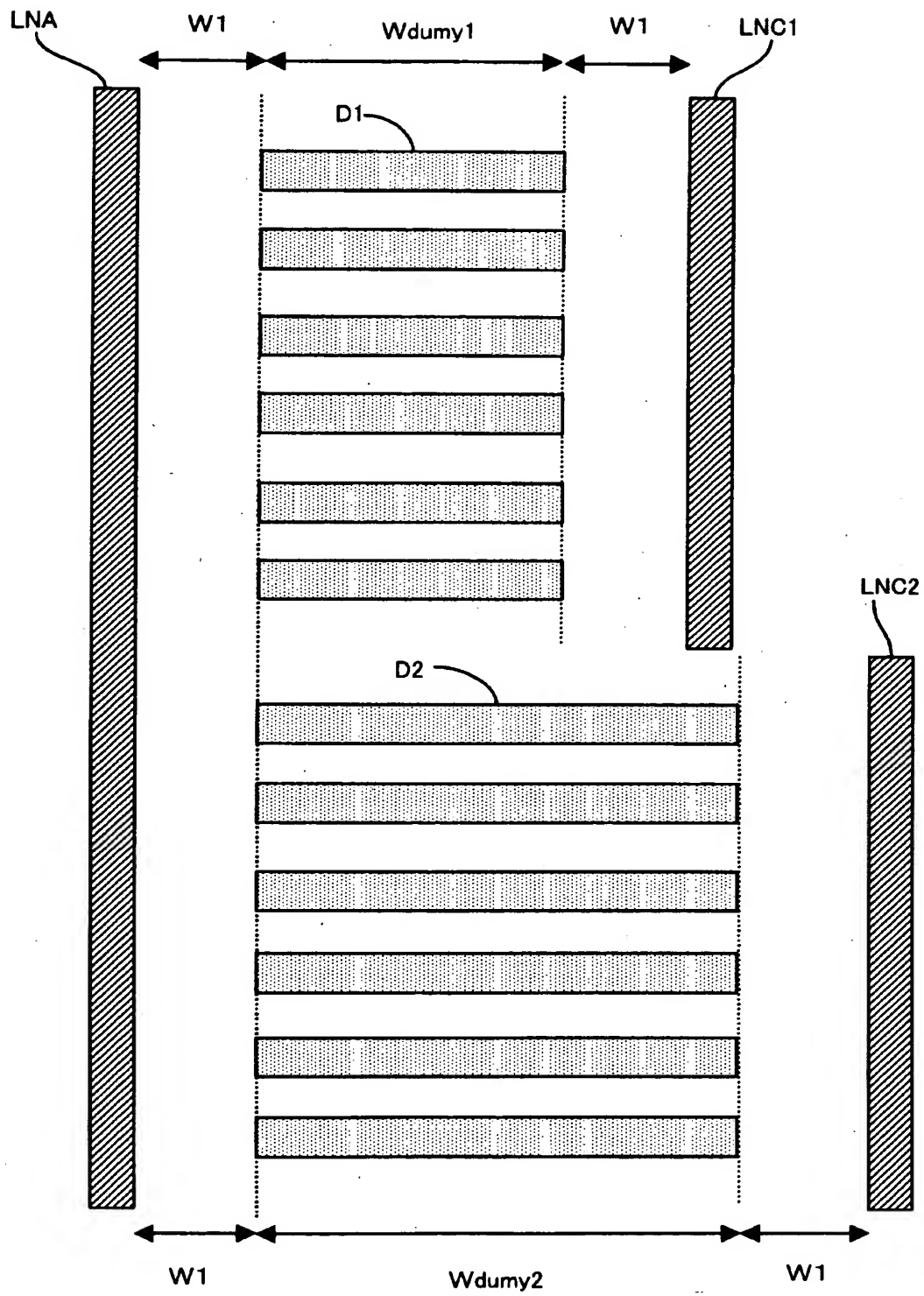
【図 2】



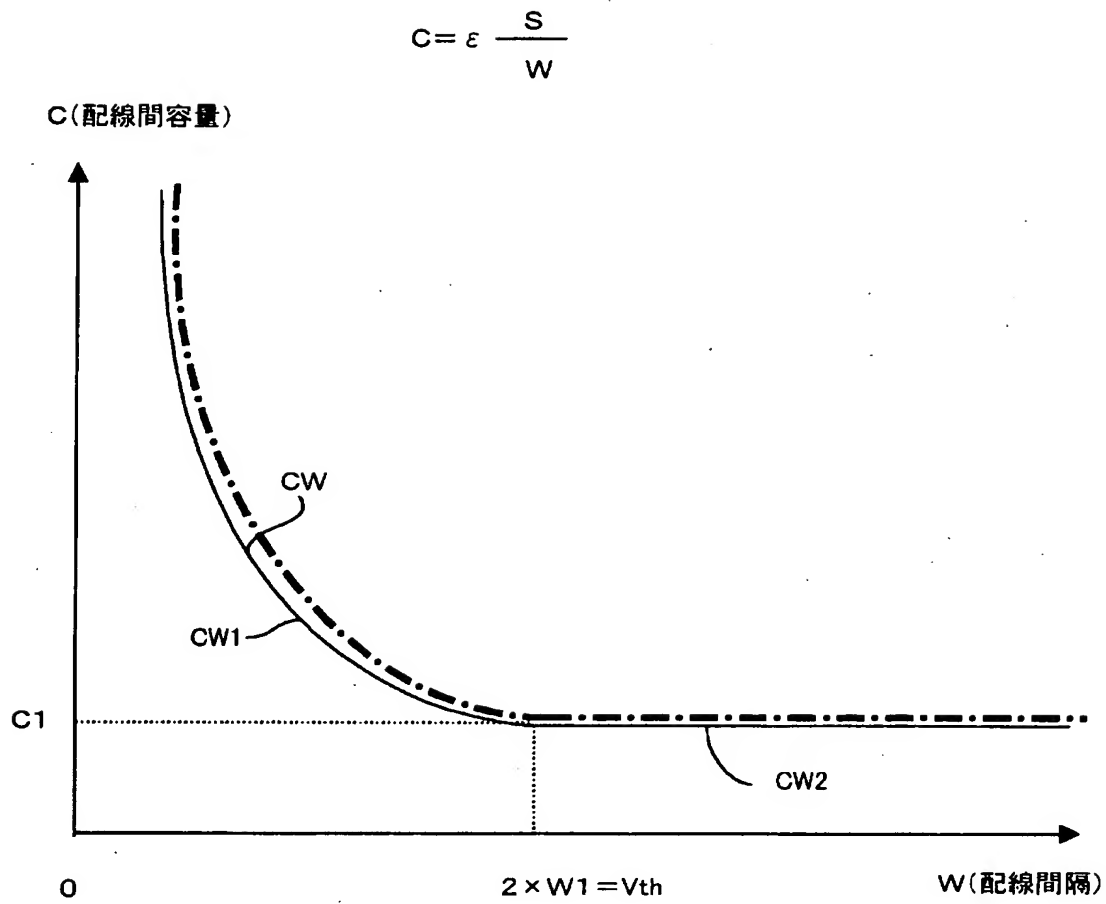
【図 3】



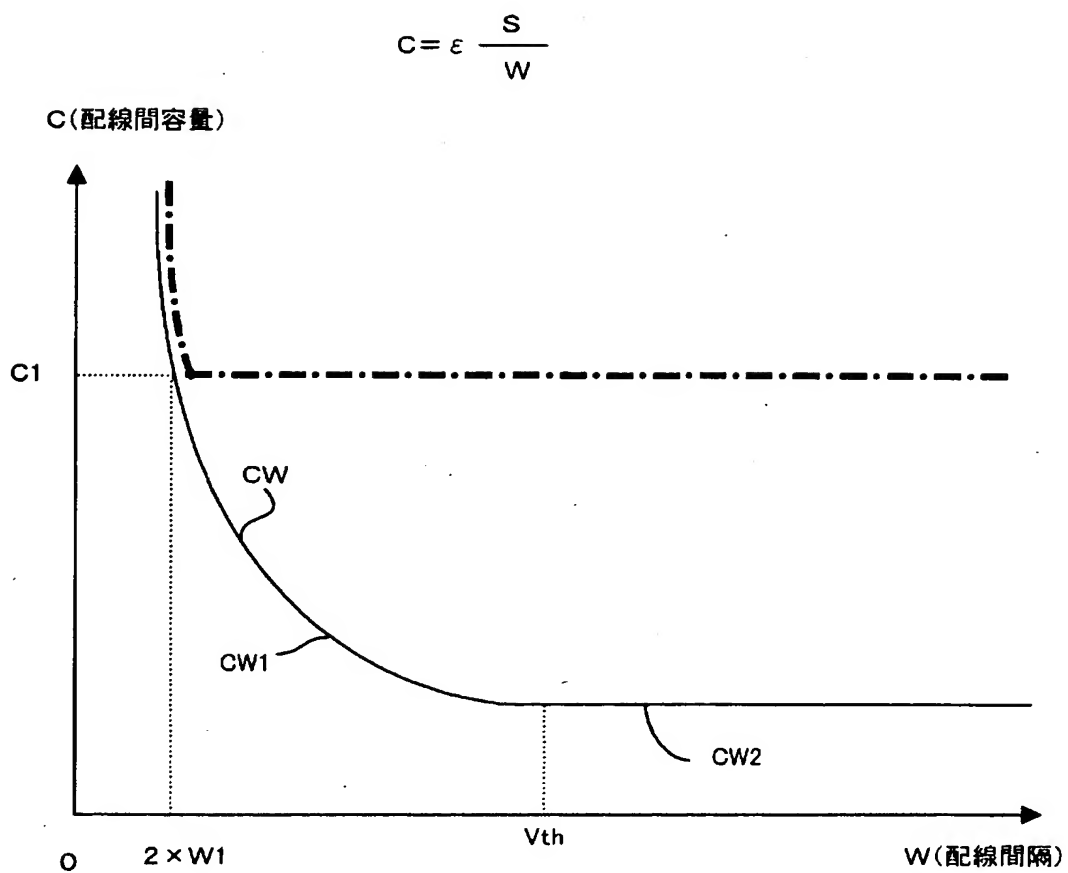
【図 4】



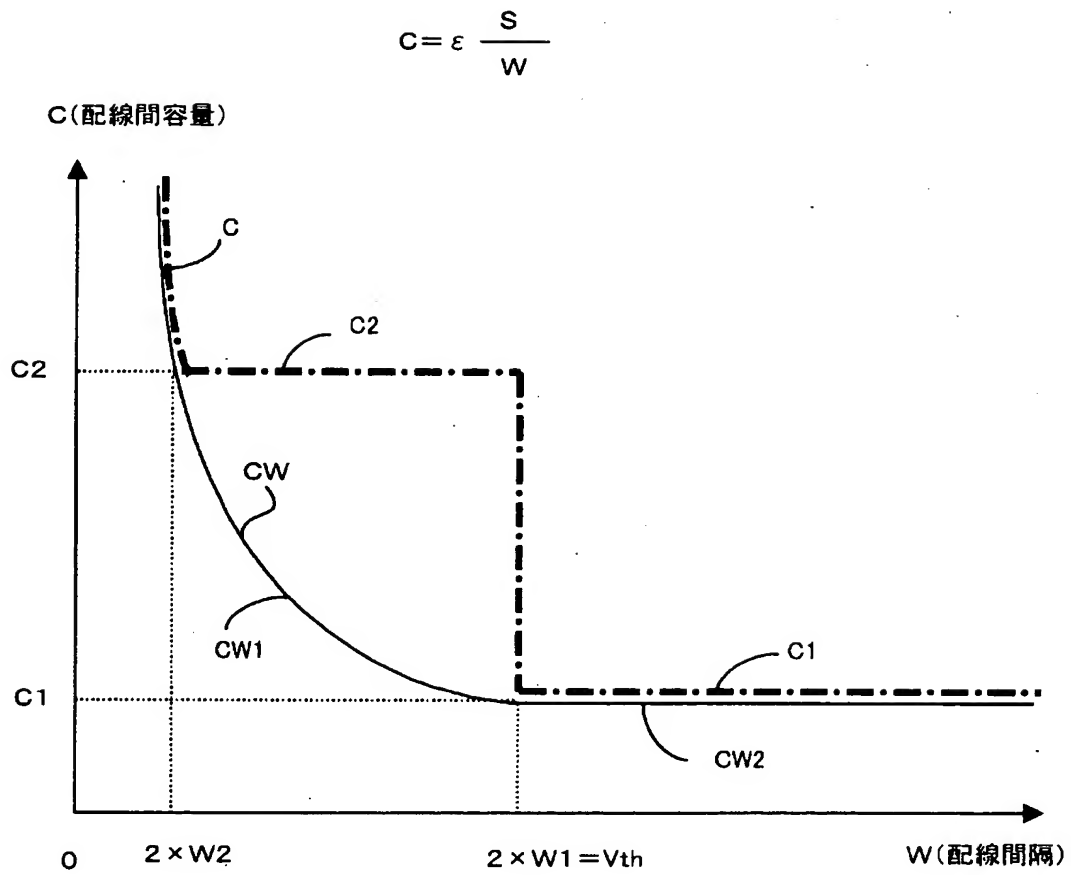
【図 5】



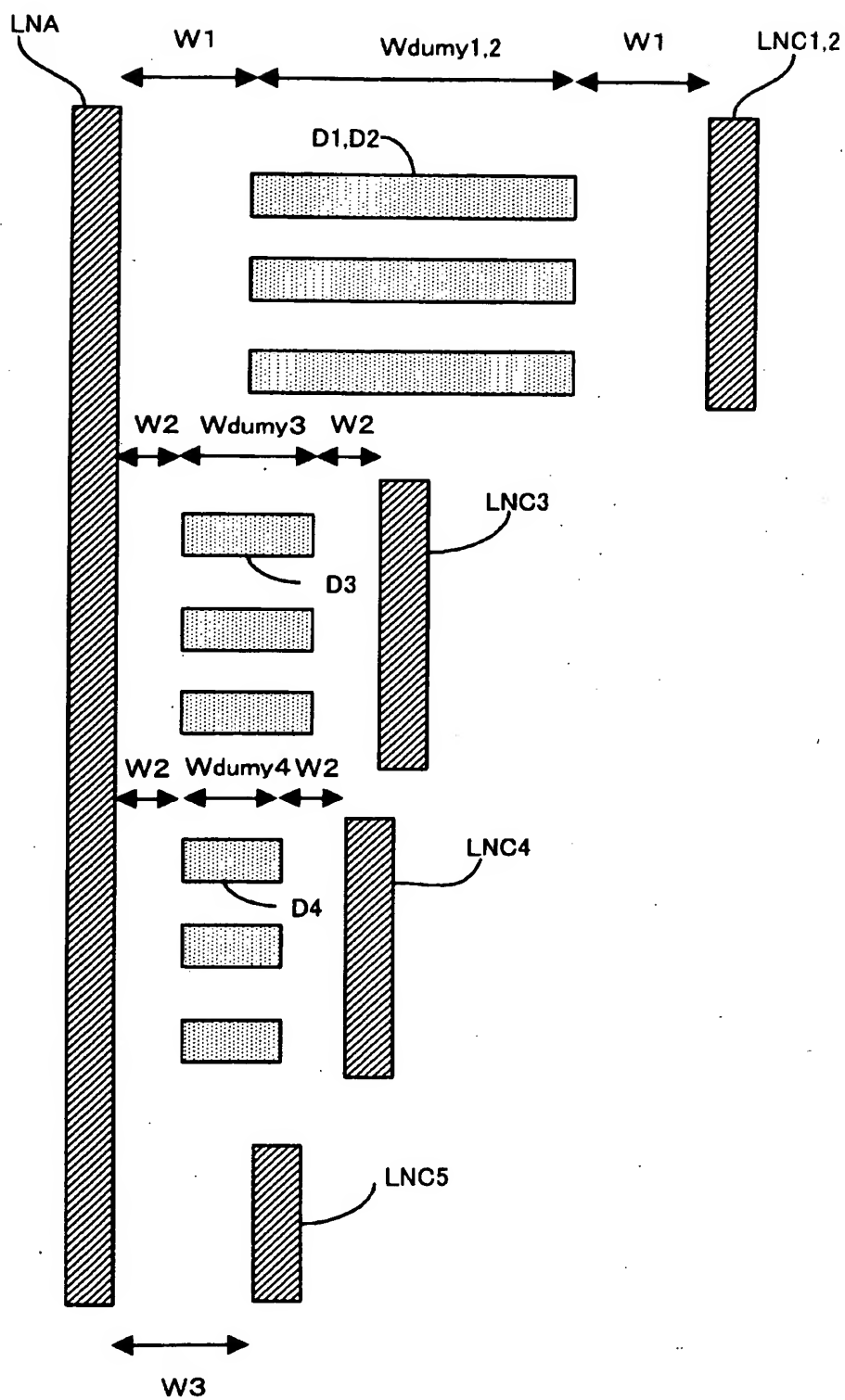
【図 6】



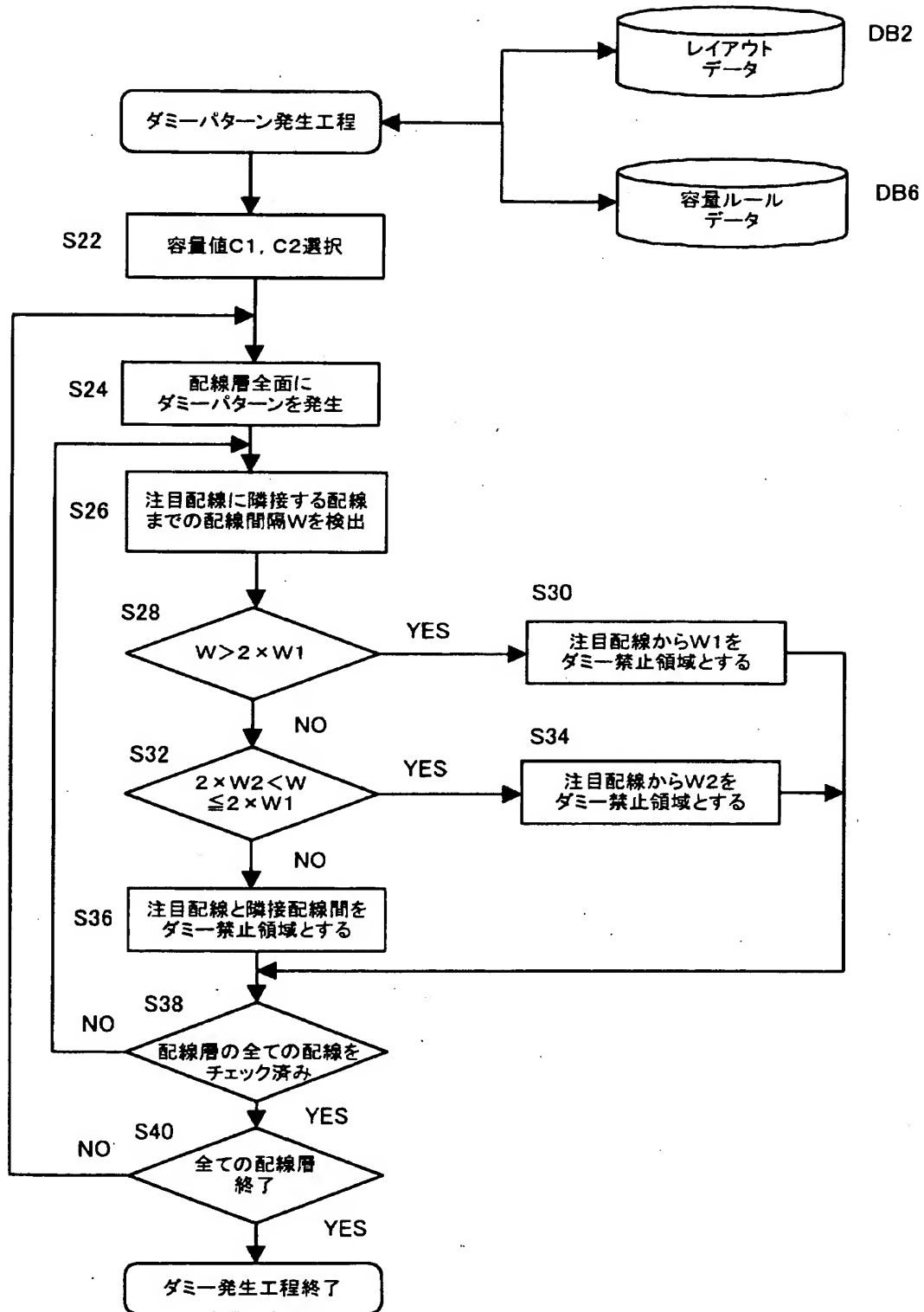
【図 7】



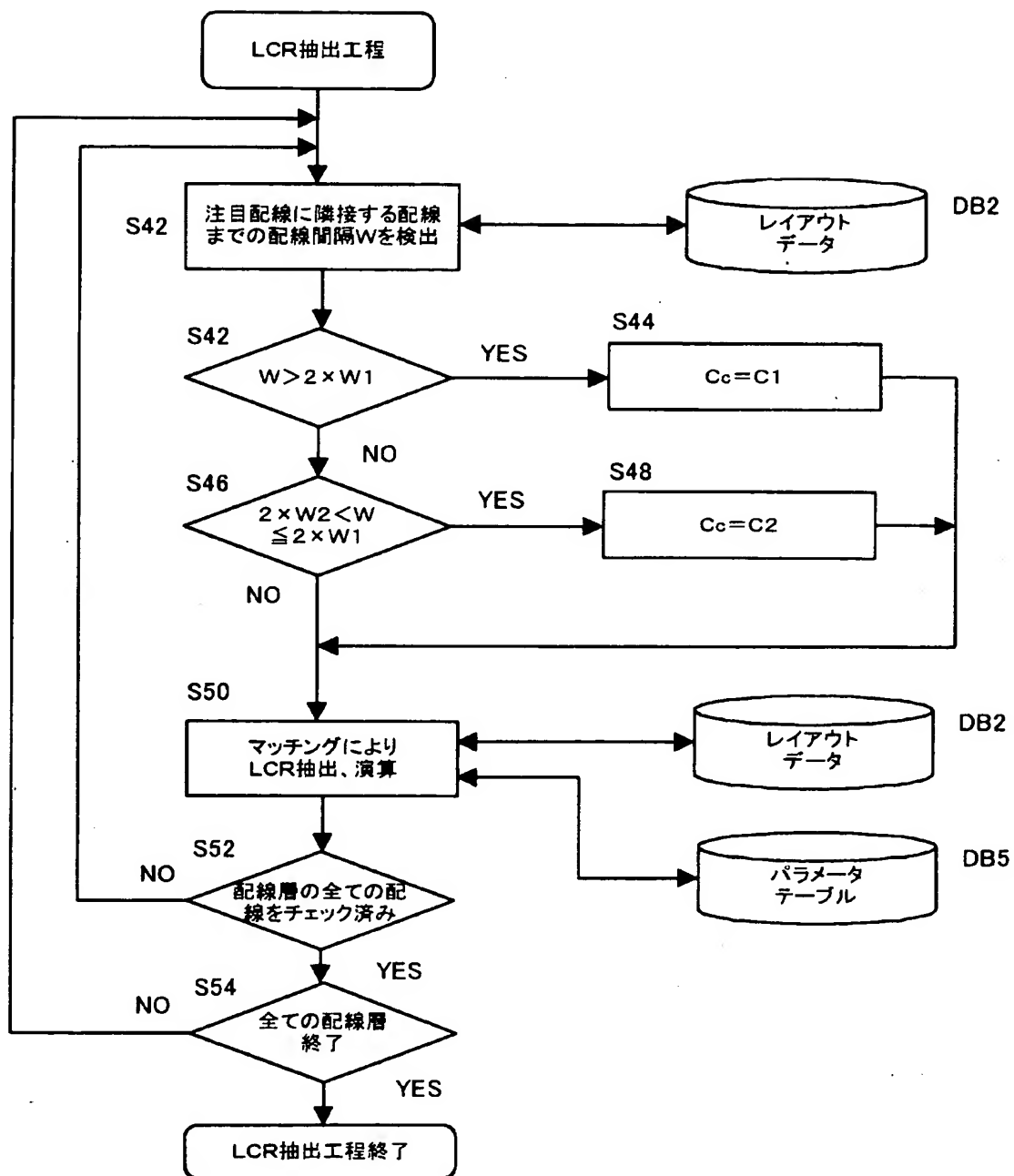
【図 8】



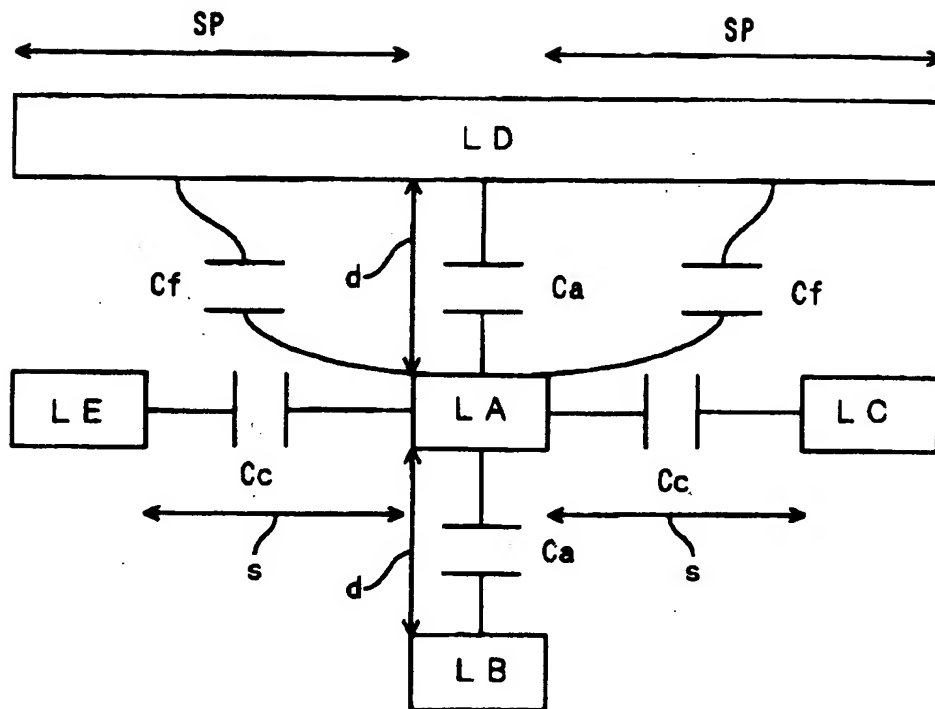
【図 9】



【図10】



【図 11】



【図 12】

対象 LCR	マッチングデータ	LCR 値	演算方法
Ca (area)	d1	$Ca = xx (F / \mu m^2)$	$Ca \times W \times La$
	d2	$Ca = yy$	
	—	—	
	dn	$Ca = zz$	
Cc (coupling)	s1	$Cc = xx (F / \mu m)$	$Cc \times La$
	s2	$Cc = yy$	
	—	—	
	sn	$Cc = zz$	
Cf (fringe)	sp1	$Cf = zz (F / \mu m)$	$Cf \times La$
	sp2	$Cf = yy$	
	—	—	
	spn	$Cf = zz$	
R	1 層	$Rs = xx (\Omega / \square)$	$Rs \times La / W$
	2 層	$Rs = yy$	
	—	—	
	n 層	$Rs = zz$	
L	1 層	$Ls = xx (H)$	$Ls \times La / W$
	2 層	$Ls = yy$	
	—	—	
	n 層	$Ls = zz$	

【書類名】

要約書

【要約】

【課題】 接続配線層内のパターン疎密度の変動を抑えて、隣接配線パターン間容量値の抽出工程を簡単化する。

【解決手段】 本発明は、LSIにおける接続配線層において、一方向に延びる配線パターンであって隣接する配線パターン間に、当該隣接配線パターンに垂直な方向に連続する導電性ダミーパターンを、当該隣接する配線パターンから第1の距離を隔てて挿入することを特徴とする。かかるダミーパターンを挿入することにより、接続配線層におけるパターンの疎密度の変動を抑えることができ、エッチング工程によるパターン幅の変動を抑えることができる。更に、導電性ダミーパターンが配線パターンに垂直な方向の連続するパターンであるので、同一配線層内の隣接する配線パターン間の容量値は、隣接する配線パターン間の距離にかかわらず、第1の距離に対応した一定値になる。従って、隣接する配線パターン間の距離が異なる場合でも、隣接配線パターン間の容量値を一定値として抽出することができ、LCR抽出工程での容量値Cの抽出工程が簡単になる。

【選択図】 図4

認定・付加情報

特許出願の番号	特願 2001-169010
受付番号	50100807021
書類名	特許願
担当官	字留間 久雄 7277
作成日	平成13年 6月18日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000005223
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号
【氏名又は名称】	富士通株式会社

【代理人】

申請人

【識別番号】	100094525
【住所又は居所】	神奈川県横浜市港北区新横浜3-9-5 第三東 昇ビル3階 林・土井 国際特許事務所
【氏名又は名称】	土井 健二

【代理人】

【識別番号】	100094514
【住所又は居所】	神奈川県横浜市港北区新横浜3-9-5 第三東 昇ビル3階 林・土井 国際特許事務所
【氏名又は名称】	林 恒徳

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社